

# 实验 1：基本逻辑门逻辑实验

## 1. 实验目的

- 1) 掌握 TTL 与非门、与或非门和异或门输入与输出之间的逻辑关系；
- 2) 熟悉 TTL 中、小规模集成电路的外型、管脚和使用方法；

## 2. 实验所用器件和仪表

- |                        |     |
|------------------------|-----|
| 1) 2 输入四与非门 74LS00     | 1 片 |
| 2) 2-3-3-2 与或非门 74LS54 | 1 片 |
| 3) 2 输入四异或门 74LS86     | 1 片 |

## 3. 实验内容

- 1) 测试二输入四与非门 74LS00 一个与非门的输入和输出之间的逻辑关系。
- 2) 测试 2-3-3-2 与或非门 74LS54 一个与或非门的输入和输出之间的逻辑关系。
- 3) 测试二输入四异或门 74LS86 一个异或门的输入和输出之间的逻辑关系。

## 4. 实验提示

- 1) 将被测器件插入实验仪上的 14 芯插座中；
- 2) 将器件的引脚 7 与实验仪的“地（GND）”连接，将器件的引脚 14 与实验仪上的+5V（Vcc）连接；
- 3) 用实验仪的电平开关输出作为被测器件的输入，拨动开关，则改变器件的输入电平；
- 4) 将被测器件的输出引脚与实验仪上的电平指示灯连接，指示灯亮表示输出电平为 1，指示灯灭表示输出电平为 0；

## 5. 实验接线图及实验结果

74LS00 中包括 4 个二输出端与非门，74LS54 为 2-3-3-2 与或非门，74LS86 中包含 4 个异或门，下面各画出测试第一个逻辑门逻辑关系的连接图及测试结果。测试其它逻辑门时接线图与之类似，测试时各器件的引脚 7 接地，引脚 14 接+5V。

- 1) 测试 74LS00 逻辑关系接线图及测试结果；

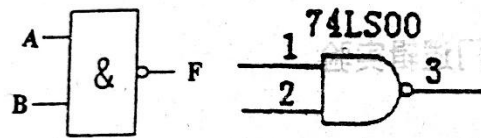


图 1.1 测试 74LS00 逻辑关系接线图

| 输入  | 输出 F |     | 逻辑表达式 |
|-----|------|-----|-------|
| A B | 理论值  | 实验值 | F=    |
| 00  |      |     |       |
| 01  |      |     |       |
| 10  |      |     |       |
| 11  |      |     |       |

表 1.1 74LS00 真值表

## 2) 测试 74LS54 逻辑关系图及测试结果

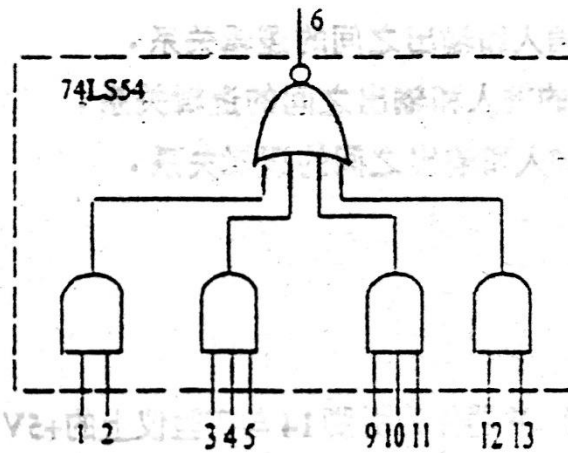
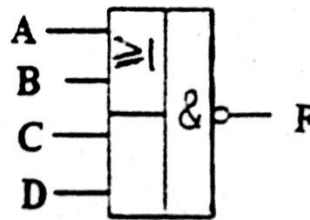


图 1.2 测试 74LS54 逻辑关系接线图

| 输入      | 输出 F |     | 逻辑表达式 |
|---------|------|-----|-------|
| A B C D | 理论值  | 实验值 | F=    |
| 0000    |      |     |       |
| 0001    |      |     |       |
| 0010    |      |     |       |
| 0011    |      |     |       |
| 0100    |      |     |       |
| 0101    |      |     |       |
| 0110    |      |     |       |
| 0111    |      |     |       |
| 1000    |      |     |       |
| 1001    |      |     |       |
| 1010    |      |     |       |
| 1011    |      |     |       |
| 1100    |      |     |       |
| 1101    |      |     |       |
| 1110    |      |     |       |
| 1111    |      |     |       |

表 1.2 74LS54 真值表

3) 测试 74LS86 逻辑关系接线图及测试结果

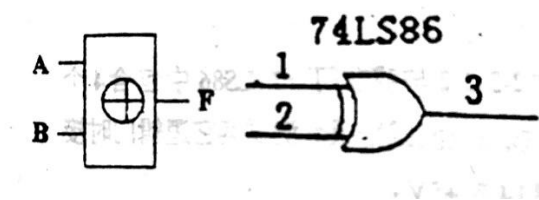


图 1.3 测试 74LS86 逻辑关系接线图

| 输入  | 输出 F |     | 逻辑表达式 |
|-----|------|-----|-------|
| A B | 理论值  | 实验值 | F=    |
| 00  |      |     |       |
| 01  |      |     |       |
| 10  |      |     |       |
| 11  |      |     |       |

表 1.3 74LS86 真值表

## 实验 2：三态门实验

### 1. 实验目的

- 1) 掌握三态门逻辑功能和使用方法；
- 2) 掌握用三态门构成总线的特点和方法；
- 3) 初步学会用示波器测量简单的数字波形

### 2. 实验所用器件和仪表

- 1) 四 2 输入正与非门 74LS00 1 片
- 2) 三态输出的四总线缓冲门 74LS125 1 片
- 3) 示波器

### 3. 实验内容

- 1) 74LS125 三态门的输出负载为 74LS00 的输入端，当 74LS125 的控制端 C 分别为 0 或 1 时测试 Y 端和  $\bar{Y}$  端的值
- 2) 用 74LS125 两个三态门输出构成一条总线，使两个控制端一个为低电平，另一个为高电平。

一个三态门的输入接 1MHz 信号，另一个三态门的输入接 50KHz 信号，用示波器观察三态门的输出。

### 4. 实验提示

- 1) 三态门 74LS125 的控制端的 C 为低电平有效。
- 2) 用实验仪的电平开关输出作为被测器件的输入，拨动开关，则改变器件的输入电平。

### 5. 实验接线图及实验结果

- 1) 实验内容 1 接线图

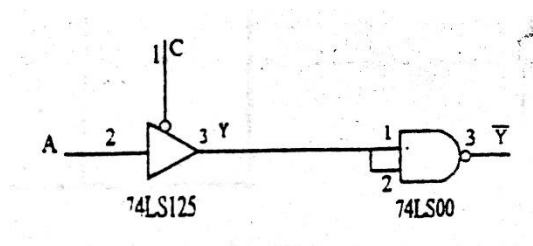


图 2.1

- 2) 当 74LS125 引脚 1 为低电平，引脚 2 分别为低、高电平时，测试 74LS125 引脚 3 和 74LS00 引脚 3，结果如下：

| 74LS125 | C | A | Y | $\bar{Y}$ |
|---------|---|---|---|-----------|
|         | 0 | 0 |   |           |
|         |   | 1 |   |           |

表 2.1

- 3) 当 74LS125 引脚 1 为高电平，引脚 2 分别为低、高电平时，测试 74LS125 引脚 3 和 74LS00 引脚 3，结果如下：

| 74LS125 | C | A | Y | $\bar{Y}$ |
|---------|---|---|---|-----------|
|         | 1 | 0 |   |           |
|         |   | 1 |   |           |

表 2.2

- 4) 用三态门构成总线接图

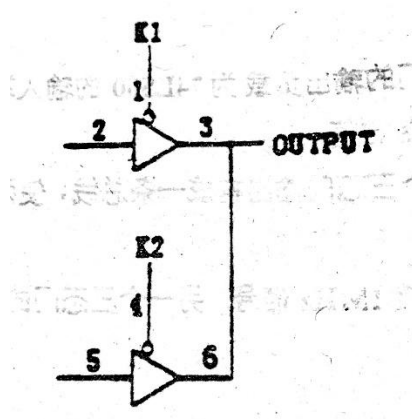


图 2.2

用三态门 74LS125 构成总线时，只要将三态门输出并联即可，在任何时刻，构成总线的三态门中只允许一个控制端为低电平，其余控制端应为高电平。

# 实验 3：组合电路分析

## ——全加器构成方法及测试

### 1. 实验目的

- 1) 掌握组合逻辑电路的分析方法；
- 2) 了解全加器的多种实现方法；
- 3) 掌握全加器的功能

### 2. 实验所用器件和仪表

- |                        |     |
|------------------------|-----|
| 1) 2 输入四与非门 74LS00     | 3 片 |
| 2) 2-3-3-2 与或非门 74LS54 | 2 片 |

### 3. 实验内容

- 1) 分析下列逻辑图 3.1，其是什么电路？其中：A、B、J 为输入信号，H、h、J' 为输出信号，a-g 为中间点。
- 2) 预先写出 H、h、J' 对输入 A、B、J 的逻辑表达式
- 3) 按给出的逻辑图在实验仪上进行连接

其中：

- a) A、B、J 分别接电平开关输出
- b) J'、H、h 分别接到显示灯上以便观察输出状态
- 4) 指导教师检查后，接通电源开始实验，填写真值表

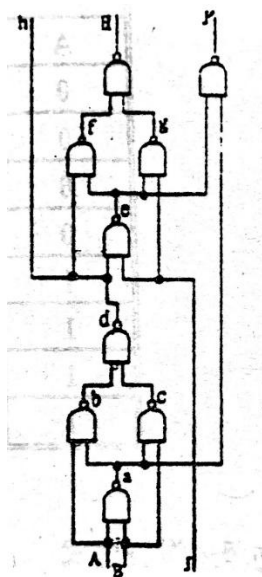


图 3.1

| 输入    | J'、H、h 输出 |     |
|-------|-----------|-----|
| A B J | 理论值       | 实验值 |
| 000   |           |     |
| 001   |           |     |
| 010   |           |     |
| 011   |           |     |
| 100   |           |     |
| 101   |           |     |
| 110   |           |     |
| 111   |           |     |

表 3.1

5) 用 2 片 74LS54 和 1 片 74LS00 组成下图所示的逻辑电路。

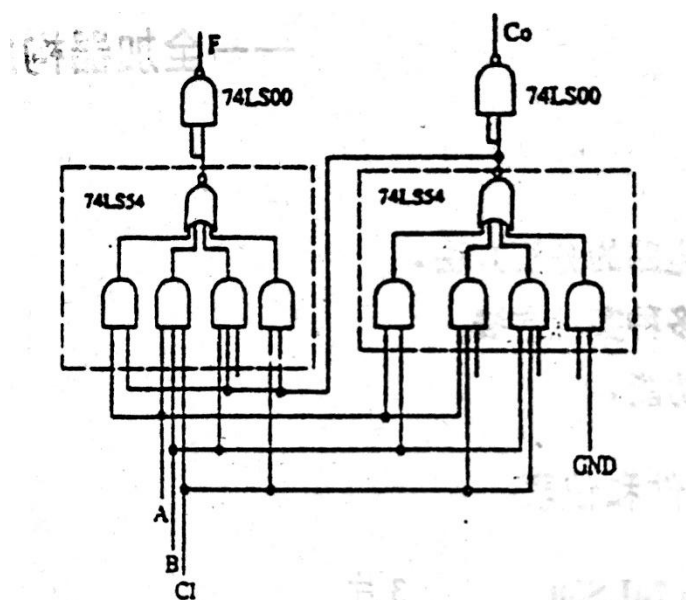


图 3.2 用与或非门组成的全加器

6) 将 A、B、Ci 接电平开关输出，F、CO 接电平指示灯。

7) 拨动电平开关，产生 A、B、Ci 的 8 种组合，观测并记录 F 和 CO 的值

#### 4. 实验提示

对与或非门而言，如果一个与门中的一条或几条输入引脚不被使用，则需将它们悬空，但最好接高电平；如果一个与门不被使用，则需将此门的至少一条输入引脚接低电平。

#### 5. 实验真值和逻辑表达式

1) 全加器真值表

| 输出 |   |    | 输入 |    |
|----|---|----|----|----|
| A  | B | CI | F  | CO |
| 0  | 0 | 0  |    |    |
| 0  | 0 | 1  |    |    |
| 0  | 1 | 0  |    |    |
| 0  | 1 | 1  |    |    |
| 1  | 0 | 0  |    |    |
| 1  | 0 | 1  |    |    |
| 1  | 1 | 0  |    |    |
| 1  | 1 | 1  |    |    |

表 3.2 全加器真值表

2) 全加器逻辑表达式:

F=

CO=

# 实验 4：比较器设计

## 一、 实验目的

了解和掌握比较器的设计方法，并通过实验验证设计的正确性。

## 二、 实验所用器件与仪表

- 1) 实验仪 一台
- 2) 74LS00, 74LS54 等芯片若干

## 三、 实验内容

设计一个四输入端，三输出端比较电路，对两个两位无符号的数进行比较（逻辑功能如图 1 所示）根据是否是第一个数小于、等于、大于第二个数，则使相应的三个输出端中的一个输出为“1”（接显示灯）

设两个数为：

$$G=AB$$

$$H=CD$$

其中：对于任何一个两位数字来说它有四种情况即：00，01，10，11，则两个两位数的比较就有 16 种情况。

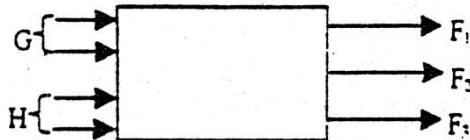


图 1

## 四、 实验步骤

- 1) 根据题意首先列出真值表及写出函数式；（提示：请考虑一下 F2 的函数式能否再巧妙点）
- 2) 用卡诺图简化式子：

| A     | B | C | D | F1=G<H | F2=G=H | F3=G>H |
|-------|---|---|---|--------|--------|--------|
| 0     | 0 | 0 | 0 |        |        |        |
| 0     | 0 | 0 | 1 |        |        |        |
| 0     | 0 | 1 | 0 |        |        |        |
| ..... |   |   |   |        |        |        |
| ..... |   |   |   |        |        |        |
| ..... |   |   |   |        |        |        |
| 1     | 1 | 1 | 0 |        |        |        |
| 1     | 1 | 1 | 1 |        |        |        |

(ABCD 由 0000-1111)

- 3) 根据实验仪上提供的逻辑部件设计好逻辑图。(要求: 逻辑部件尽可能少, 并且每个部件的输入端尽量少, 输出级尽可能少)。并用实验仪来实现设计方案 (在实验仪上函数的原变量都可直接由开关电平提供)。
- 4) 分别用指示灯显示输出情况, 校验输出对全部输入组合的响应。

## 五、 实验报告要求

- 1) 列出该题全部函数表达式, 真值表, 逻辑图
- 2) 实验结果若出现与设计不一致情况时, 检查原因, 进行总结写在实验报告上。

- 1) 实验电路接线图
- 2) 分析该电路是什么型的电路？有何特点？
- 3) 写出组合电路的全部输出函数和控制函数并予以简化；
- 4) 做出状态真值表及次态真值表；（要求原表与输入的排列为 $y''1$ 、

---

$y^1$ 、 $WX$ )

5) 作状态表的状态图;

6) 绘出时间波形图

W:    0    0    1    0    1    1    1

X:    0    0    1    1    1    1    0

## 五、 实验报告要求

1) 画出实验电路接线图

2) 分析电路的特点

3) 作出状态真值表、次态真值表

4) 作状态表及状态图

5) 绘制实验步骤的时间波形图